

Digitaltechnik

Allgemein

Moorsches Gesetz: 2x der Anzahl der Transistoren pro Fläche (in 2 Jahren)

Flächenskalierung eines Transistors: $\frac{1}{\sqrt{2}}$

Kombinatorisch: Kein Gedächtnis

(Synchrone) sequentielle: Mit Gedächtnis

Fan-In: Anzahl der Inputs eines Gatters

Fan-Out: Anzahl der Output Verbindungen eines Gatters

Boolsche Algebra

Dualität $\bar{0} = 1, \bar{1} = 0$

Äquivalenz $\overline{\overline{A}} = A$
 $A \cdot A = A, A + 0 = A$

Konstanz $A \cdot 1 = A, A + 1 = 1$

Komplementärgesetz

$A \cdot \bar{A} = 0, A + \bar{A} = 1$

Kommutativgesetz

$A \cdot B = B \cdot A, A + B = B + A$

Assoziativgesetz

$A \cdot (B \cdot C) = (A \cdot B) \cdot C$
 $A + (B + C) = (A + B) + C$

Distributivgesetz

$A \cdot (B + C) = A \cdot B + A \cdot C$
 $A + (B \cdot C) = (A + B) \cdot (A + C)$

De Morgan

$\overline{(A + B)} = \bar{A} \cdot \bar{B}$
 $\overline{(A \cdot B)} = \bar{A} + \bar{B}$

Absorptionsgesetz

$A + (A \cdot B) = A$
 $A \cdot (A + B) = A$

Resolutionsgesetz (allgemein)

$X \cdot A + \bar{X} \cdot B = X \cdot A + \bar{X} \cdot B + A \cdot B$

Resolutionsgesetz (speziell)

$X \cdot A + \bar{X} \cdot A = A$
 $(X + A) \cdot (\bar{X} + A) = A$

Boolsche Funktionen

$f : \{0, 1\}^n \rightarrow \{0, 1\}$

Variablenmenge: $\{x_0, x_1, \dots, x_n\}$

Literalmenge: $\{x_0, \dots, x_n, \bar{x}_0, \dots, \bar{x}_n\}$

Einsmenge: $F = \{v \in \{0, 1\}^n \mid f(v) = 1\}$ Nullmenge: $\bar{F} = \{v \in \{0, 1\}^n \mid f(v) = 0\}$ Don't-Care-Set: $\{v \in \{0, 1\}^n \mid f(v) = *\}$

Funktionsbündel: $y = \underline{f(x)}$

$\underline{f} : \{0, 1\}^n \rightarrow \{0, 1\}^m$

Kofaktoren aka Bit n fixen

$x_i : f_{x_i} = f(x_1, \dots, 1, \dots, x_n)$

$\bar{x}_i : f_{\bar{x}_i} = f(x_1, \dots, 0, \dots, x_n)$

Substitutionsregel

$x_i \cdot f = x_i \cdot f_{x_i}$

$\bar{x}_i \cdot f = \bar{x}_i \cdot f_{\bar{x}_i}$

$x_i + f = x_i + f_{\bar{x}_i}$

$\bar{x}_i + f = \bar{x}_i + f_{x_i}$

Boolsche Expansion

$f(x) = x_i \cdot f_{x_i} + \bar{x}_i \cdot f_{\bar{x}_i}$

$f(x) = (x_i + f_{\bar{x}_i}) \cdot (\bar{x}_i + f_{x_i})$

$\overline{f(x)} = \bar{x}_i \cdot \overline{f_{\bar{x}_i}} + x_i \cdot \overline{f_{x_i}}$

$\overline{f(x)} = (\bar{x}_i + \overline{f_{x_i}}) \cdot (x_i + \overline{f_{\bar{x}_i}})$

Eigenschaften:

tautologisch: $f(x) = 1, \forall x \in \{0, 1\}^n$

kontradiktorisch: $f(x) = 0, \forall x \in \{0, 1\}^n$

unabhängig von $x_i \Leftrightarrow f_{x_i} = f_{\bar{x}_i}$

abhängig von $x_i \Leftrightarrow f_{x_i} \neq f_{\bar{x}_i}$

Hauptsatz der Schaltalgebra

Jede $f(x_0, \dots, x_n)$ kann als...

• **Minterme** $m = \bar{x}_0 \cdot x_1 \cdot \dots$
 VerODERungen von VerUNDungen
 $f(x) = m_0 + m_1 + \dots + m_n$

• **Maxterme** $M = \bar{x}_0 + x_1 \dots$
 VerUNDungen von VerODERungen
 $f(x) = m_0 \cdot m_1 \cdot \dots \cdot m_n$

... dargestellt werden

DNF: Disjunktive Normalform,
Minterme

• Term $\cong$ 1-Zeile
 • $\bar{x}_0 \cdot x_1 + x_0 \cdot x_1 + \dots$
 • $1 \cong x_0, 0 \cong \bar{x}_0$

KNF: Konjunktive Normalform,
Maxterme

• Term $\cong$ 0-Zeile
 • $(\bar{x}_0 + \bar{x}_1) \cdot (x_0 + x_1) \cdot \dots$
 • $1 \cong \bar{x}_0, 0 \cong x_0$

Kanonische: In jedem Term müssen alle enthalten sein.

KDNF: Kanonische DNF

KKNF: Kanonische KNF

DMF: Disjunktive Minimal-Form:

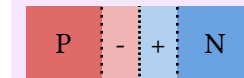
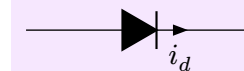
$\rightarrow \bar{x}_0 x_1 + \bar{x}_1$

KMF: Konjunktive Minimal-Form:

$\rightarrow (\bar{x}_0 + x_1) \cdot \bar{x}_1$

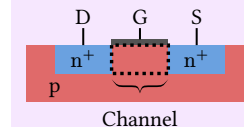
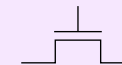
$f(x) \rightarrow$ **KKNF** / **KDNF** mit Boolesche Expansion

N-Type	• Dotierung: Phosphor (V) • Negative Ladungsträger (e^-) • mehr Elektron als Si
P-Type	• Dotierung: Bor (III) • Positive Ladungsträger (Löcher) • mehr Löcher als Si



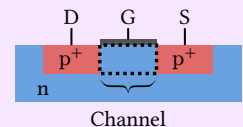
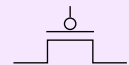
RLZ

NMOS



Channel

PMOS



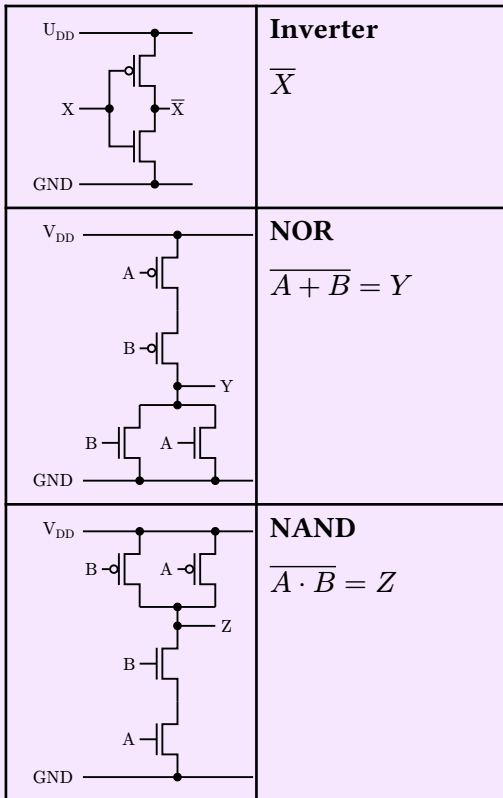
Channel

Drain Strom:

$$\text{NMOS: } I_{Dn} = \begin{cases} 0 & 0 < U_{GS} < U_t \\ \beta_n \left(U_{GS} - U_t - \frac{U_{DS}}{2} \right) U_{DS} & \begin{matrix} U_{GS} \geq U_t \\ 0 < U_{DS} < U_{GS} - U_t \end{matrix} \\ \frac{\beta_n}{2} (U_{GS} - U_{th})^2 & \begin{matrix} U_{GS} \geq U_t \\ U_{DS} > U_{GS} - U_t \end{matrix} \end{cases}$$

$$\text{PMOS: } I_{\text{Dp}} = \begin{cases} 0 & 0 > U_{\text{GS}} > U_t \\ \beta_p \left(U_{\text{GS}} - U_t - \frac{U_{\text{DS}}}{2} \right) U_{\text{DS}} & \begin{matrix} U_{\text{GS}} \leq U_t \\ 0 > U_{\text{DS}} > U_{\text{GS}} - U_t \end{matrix} \\ \frac{\beta_p}{2} (U_{\text{GS}} - U_{\text{th}})^2 & \begin{matrix} U_{\text{GS}} \leq U_t \\ U_{\text{DS}} < U_{\text{GS}} - U_t \end{matrix} \end{cases}$$

Quine McCluskey

CMOS $\hat{=}$ Complementary MOS

CMOS Verzögerung

Inverter

$$t_{\frac{p}{nLH}} \sim \frac{C_L t_{ox} L_{p/n}}{W_{p/n} \mu_{p/n} \varepsilon (V_{DD} - |V_{Tpn}|)}$$

Steigend mit

- Last C_L
- Oxyddicke T_{ox}
- Kandlelänge $L_{\text{p/n}}$
- Schwellspannung

$V_{T_{p/n}}$

$$t_p \sim \frac{C_L}{\beta(V_{DD} - |V_T|)}$$

$$t_p \sim \frac{C_L}{W(V_{DD} - |V_T|)}$$

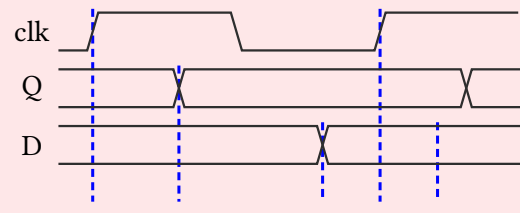
Sinkend mit

- Kanalweite
 - Landsträger
 - Veweglichkeit
- $\mu_{p/n}$

Latches, Flipflops und Register

Timing

Register Bedingungen



Pipeline/Parallele Verarbeitungseinheiten

Zustandsautomaten

Verlustleistung/Verzögerung

$$t_p \sim \frac{C_L}{V_{DD} - V_{Tn}}$$

$$P_{\text{stat}} \sim e^{-V_T}$$

$$P_{\text{dyn}} \sim V_{\text{DD}}^2$$

Dynamisch: Bei Schlatten

- Quer/Kurzschluss Strom i_q
 $P_{\text{short}} = a_{01} f \beta_n \tau (V_{\text{DD}} - 2V_{\text{Tn}})^3$
 τ : Kurzschluss/Schaltzeit
- Lade Ströme des C_L i_c $P_{\text{cap}} = \alpha_{01} f C_L V_{\text{DD}}^2$

Statisch: Konstant

- Leckstrom (weil Diode)
- Gatestrom

Schaltrate

$$\alpha_{\text{clk}} = 100\%$$

$$\alpha_{\text{logic}} = 50\%$$

A	B	NAND	NOR	XNOR	XOR	AND	OR
0	0	1	1	1	0	0	0
0	1	1	0	0	1	0	1
1	0	1	0	0	1	0	1
1	1	0	0	1	0	1	1